

⑩ 日本国特許庁 (JP)

⑪ 特許出願公開

⑫ 公開特許公報 (A)

平2-298184

⑬ Int.Cl.<sup>5</sup>

H 04 N 7/137  
G 06 F 15/62

識別記号

3 4 0

庁内整理番号

Z 6957-5C  
8125-5B

⑭ 公開 平成2年(1990)12月10日

審査請求 未請求 請求項の数 1 (全5頁)

⑮ 発明の名称 動き補償付フレーム間予測復号化装置の適応フレーム内挿方式

⑯ 特 願 平1-117242

⑰ 出 願 平1(1989)5月12日

⑱ 発明者 田野井 寿行 東京都港区芝5丁目33番1号 日本電気株式会社内

⑲ 出願人 日本電気株式会社 東京都港区芝5丁目7番1号

⑳ 代理人 弁理士 芦田 坦 外2名

明細書

3. 発明の詳細な説明

[産業上の利用分野]

本発明は、テレビジョン信号の動き補償付フレーム間予測復号化装置の適応フレーム内挿方式に関する。

[従来の技術]

従来、フレーム間予測符号化および復号化方式においては、受信側では例えば激しい動きなどにより伝送すべき情報量が多くなり、伝送速度の制限からフレームを間引くことにより情報量を減小させ、受信側においては、送られて来ないフレームに対して、前フレームを繰り返し表示するような符号化制御が行なわれていた。

[発明が解決しようとする課題]

このように、上述した従来のフレーム間予測符号化復号化方式においては、フレーム間引きを行なうためジャーキネスが生じるという欠点があった。

本発明の課題は、上記欠点を除去し、ジャーキネスが生じない動き補償付フレーム間予測復号化

1. 発明の名称

動き補償付フレーム間予測復号化装置の適応フレーム内挿方式

2. 特許請求の範囲

(1) テレビジョン信号をフレーム間引きモードを有する動き補償付フレーム間予測符号化装置により符号化した符号化データを受信し、該符号化データを復号する動き補償付フレーム間予測復号化装置において、あらかじめ定めた判定基準にもとづいて動ベクトルおよび復号信号を用いて間引きフレームを内挿するか、復号信号のみを用いて前記間引きフレームを内挿するかを切り換えることを特徴とする動き補償付フレーム間予測復号化装置の適応フレーム内挿方式。

以下余白

装置の適応フレーム内挿方式を提供することにある。

【課題を解決するための手段】

本発明によれば、テレビジョン信号をフレーム間引きモードを有する動き補償付フレーム間予測符号化装置において符号化した符号化データを受信し、該符号化データを復号する動き補償付フレーム間予測復号化装置において、あらかじめ定めた判定基準にもとづいて動きベクトルおよび復号信号を用いて間引きフレームを内挿するか、復号信号のみを用いて前記間引きフレームを内挿するかを切り換えることを特徴とする動き補償付フレーム間予測復号化装置の適応フレーム内挿方式が得られる。

【実施例】

次に本発明を図面を参照して説明する。

第1図は本発明の一実施例の原理的ブロック図である。第1図に示すように、動き補償付フレーム間予測符号化装置101からの予測設定信号107と動きベクトル信号109は動き補償付フレーム間予測復号化装置100の復号化部102に入力し復号側において、予測誤差信号107を用いて、ある評価基準により動きベクトル評価部103で動きベクトル109の正確さを評価し、その結果によって、間引きフレームの前または後のフレームを用いた線形内挿104を行なうか、前記の動きベクトルを用いた動きベクトル内挿105を行なうかを切替えるものである。

第2図は第1図に示す本発明の一実施例中の動き補償付フレーム間予測符号化装置101の一例のブロック図、第3図は同じくフレーム間予測復号化装置100のブロック図である。但し、本実施例では、符号化制御により、1フレームおきにフレーム間引きされる場合について説明する。

第2図のフレーム間予測符号化装置は、一般的なフレーム間予測符号化ループと動きベクトル検出回路とから構成されている。入力端子1より入力された画像信号108は遅延回路12を通して減算器4に入力されると共に動きベクトル検出回路8に入力される。動きベクトル検出回路8は、前記の

入力画像信号108とフレームメモリ9の出力である1フレーム前の画像信号908を用いて、ベクトル検出単位であるある大きさのブロック内で差分をとり、そのブロック内のフレーム差分値の絶対値和が最小になるブロックを見つけ出し、これを動きベクトル信号810として出力する回路である。但し、フレーム間引き信号203により、フレーム間引き時には出力を0とする。

符号化制御回路2は、送り側のバッファメモリの占有状態信号102にもとづいて、フレーム間引きを行うか否かを示すフレーム間引き信号203を出力する。ここで、フレーム間引き信号203は間引きフレーム区間は1、符号化フレーム区間は0と定義する。

量子化器5は、前記フレーム間引き信号203により、符号化するフレームに対しては通常の量子化を行い、フレーム間引きされるフレームに対しては量子化出力を0とする回路である。

フレームメモリ9は可変メモリであり、前記動きベクトル信号810により読み出しアドレスを可

変する機能を有しており、動きベクトル信号810により読み出しアドレスを修飾されない前フレーム信号908を出力するとともに、動きベクトル信号810により読み出しアドレスを修飾された前フレーム信号904を出力する。遅延回路12および13は、動きベクトル検出回路8による遅延を補償するものである。

前記フレーム間引き信号203は出力端子3から、予測誤差信号506は出力端子6から、そして、動きベクトル信号810は出力端子10から第3図に示すフレーム間復号化装置に送られる。

第3図は、フレーム間予測復号化装置のブロック図である。予測誤差信号2122は入力端子21を通して、フレーム間復号化ループに入力される。この時、フレームメモリA23に入力される動きベクトル信号3323は入力端子33を通して入力される。従って、この復号化ループでは通常の復号化が行なわれ、間引きフレームに対しては前フレームデータが復号信号2224として出力される。

前記の予測誤差信号 2122 は絶対値和計算回路 32 に入力され、この誤差信号 2122 に相当する動ベクトル信号 3323 の評価が行なわれる。絶対値和計算回路 32 は 1 ブロック内の誤差信号の絶対値の総和を計算する機能を有するものであり、この結果は比較器 31 により予め定めたいき値 TH と比較され、TH より大ならば 0、TH 未満ならば 1 として動ベクトル評価信号 3130 を出力する。

更に、この動ベクトル評価信号 3130 とフレーム間引き信号 3430 との論理積がとられ、内挿切換信号 3027 が得られる。

フレームメモリ B 25 は間引きフレームの内挿用の可変メモリである。このフレームメモリ B 25 の読み出しアドレスは前記の内挿切換信号 3027 によりスイッチ 27 を介して内挿ベクトル信号 2827 または 0 ベクトルが選択されたものによって構成される。

即ち、間引きフレーム区間に前フレームデータが出力されている復号信号 2224 に対して、前

記内挿切換信号 3027 に応じて、内挿ベクトル信号 2827 により動ベクトル内挿を行った復号信号を出力するか、または 0 ベクトルを選択して、前フレームデータを 1 フレーム遅延させた出力信号が出力される。

また、同図において、2 フレーム遅延回路 29 およびフレーム遅延メモリ 24 は内挿切換信号 3027 と復号信号 2224 とのタイミングをとるためのものである。

以上説明したように、本実施例によれば、動ベクトル検出ブロック毎に、前記動ベクトルブロック内の予測誤差信号を用いあらかじめ定められた評価関数にもとづいて評価値を計算し、この計算結果とあらかじめ定められたき値とを比較し、その大小関係を判定基準とすることを特徴とする動き補償付フレーム間予測復号化装置の適応フレーム内挿方式が得られる。

このように、本実施例では、間引きされたフレームに対して予測誤差信号を用いた評価関数を用いることにより動ベクトルの確かさを判断し、こ

の結果、間引きフレームを、動ベクトルを用いてフレーム内挿する手段と間引きフレームの前後フレームを用いてフレーム内挿する手段とを切替えることにより、動ベクトルの不正確さで生じる動ベクトル内挿による画質劣化を抑えつつ、フレーム間引きによるジャーキネスを抑えることができる。

#### 【発明の効果】

本発明によれば、予め定められた判定基準に基き、間引かれたフレームに対して、動ベクトルを用いて内挿する方法と、動ベクトルを用いない他の方法により内挿する方法とを切替えるため誤った動ベクトルを用いて内挿した場合に生じる画質劣化を生じることなく、ジャーキネスを抑えることができ画質の向上が計れる効果がある。

#### 4. 図面の簡単な説明

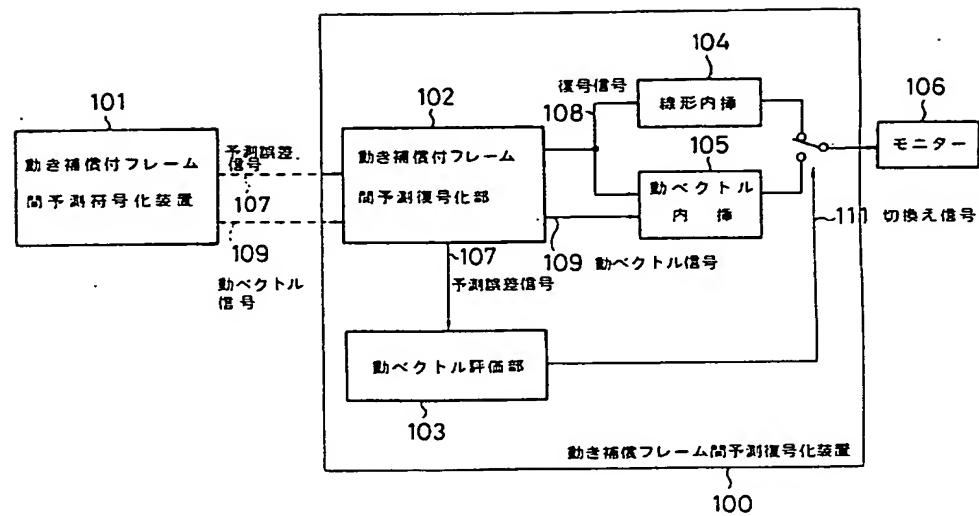
第1図は本発明の一実施例の原理的ブロック図、第2図および第3図は、第1図中の要部の詳細を示すブロック図である。

100…動き補償フレーム間予測復号化装置、  
101…動き補償フレーム間予測符号化装置、  
102…動き補償フレーム間予測復号化部、  
103…動ベクトル評価部、  
104…線形内挿、  
105…動ベクトル内挿、  
1, 11, 21, 33, 34…入力端子、  
3, 6, 10, 26…出力端子、  
2…符号化制御回路、  
5…量子化器、  
4…減算器、  
7, 22…加算器、  
9…フレームメモリ、  
8…動ベクトル検出回路、  
12, 13…遅延回路、  
24…フレーム遅延メモリ、  
23…フレームメモリ A、  
25…フレームメモリ B、  
32…絶対値和計算回路、  
31…比較器、  
29…2 フレーム遅延回路、  
30…AND 回路、  
28…乗算器、  
27…切換スイッチ。

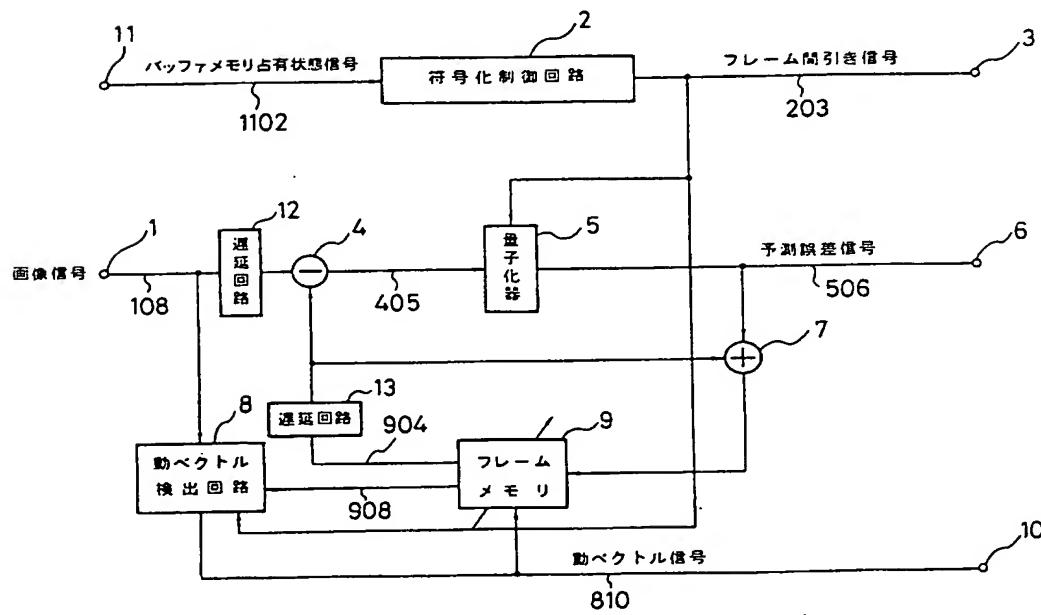
代理人 (7783) 井理士 池田憲保



### 第 1 図



第 2 図



第3図

